

	Strona 1/9	Data	1116/09/99
		Wydanie	SSD1
		Opracował	CHIASY

2.6

SPECYFIKACJA FUNKCJONALNA WYROBU

TX807

MIKROPROCESOR

WYDANIE 1.0

15 STYCZEN 1997

 THOMSON MULTI MEDIA TV PRODUCT DEVELOPMENT LABORATORIES	Strona 2/9	Data	1116/09/99
		Wydanie	SSD1
		Opracował	CHIASY

SPIS TRESCI

2.6.1.0 WPROWADZENIE

2.6.2.0 ROZKLAD WYPROWADZEN MIKROPROCESORA

2.6.3.0 OPIS WYPROWADZEN MIKROPROCESORA

2.6.4.0 SPECYFIKACJA ELEKTRYCZNA

	Strona 3/9	Data	1116/09/99
		Wydanie	SSD1
		Opracował	CHIASY

2.6.1.0 WPROWADZENIE

Mikroprocesorem (MCU) zastosowanym do TX807 jest TMP47C1237/1637 firmy Toshiba. Jest to 4-bitowy mikrokontroler, o następujących właściwościach :

- 4-bitowy kontroler jednostrukturowy
- ROM : 12K x 8 bitów (47C1237) lub 16K x 8 bitów (47C1267)
- RAM : 512 x 4 bity
- Czas wykonania instrukcji : 1.3 us (przy 6 MHz)
- 105 instrukcji podstawowych
- Zagnieżdżanie podprogramów : maksimum 15 poziomów
- Źródła przerwan (2 zewnętrzne i 4 wewnętrzne)
- Port we/wy (32 wyprowadzenia)
- Dwa 12-bitowe regulatory czasowe / liczniki
- Zegar alarmowy / budzik
- Interfejs szeregowy z buforem 8-bitowym
- 128 znakowy układ bezpośredniego wyświetlania OSD z funkcją przykrawedziową i wygładzania
- Wyjście PWM (modulacji szerokości impulsu) przetwornika C/A
 - rozdzielczość 14 bitów 1 kanał
 - rozdzielczość 7 bitów 7 kanałów
- Wejście (4 kanały) 4-bitowego przetwornika A/C (komparatora)
- Zdalnie sterowany detektor impulsów
- Wyjścia wysokoprądowe (nominalnie 20 mA x 4 bity)

2.6.2.0 ROZKLAD WYPROWADZEN MIKROPROCESORA

TMP47C1237 (12K) / TMP47C1637 (16K)

Wypro w.	Typ	Nazwa	We / Wy	Konf. We/Wy	Oznaczenie	Funkcja
1	PP	R40 (PWM0)	OUT	R40 (PWM0)	VT	Wyjscie regulacji napiecia strojenia
2	PP	R41 (PWM1)	OUT	R41	BURST	Wyjscie regulacji trybu burst SMPS
3	PP	R42 (PWM2)	OUT	R42	NORM_SW	Wyjscie regulacji wyboru p. cz. (IF)
4	PP	R43 (PWM3)	OUT	R43	LED_DRV	Wyjscie sterujace wskaznikiem DEL
5	PP	R50 (PWM4)	OUT	R50	WRITE_EN	Wyjscie regul. zezwolenia zapisu EEPROM
6	PP	R51 (PWM5)	OUT	R51	MUTE	Wyjscie regulacji Szybkie wylaczenie
7	PP	R52 (PWM6)	OUT	R52	SOUND_SW	Wyjscie regulacji wyboru p.cz.
8	PP	R53 (PWM7)	OUT	R53 (PWM7)	LOGIC_CTRL	Wyjscie logiczne regulacji STV8225
9	OD	R70 (PULSE)	OUT	R70	R0	Klawiatura Wiersz 0
10	OD	R71 (WTO)	OUT	R71	R1	Klawiatura Wiersz 1
11	OD	R72 (XTIN)	OUT	R72	R2	Klawiatura Wiersz 2
12	OD	R73 (XTOUT)	OUT	R73	R3	Klawiatura Wiersz 3
13	IN	K00 (CIN0)	IN	K00	C0	Klawiatura Kolumna 0
14	IN	K01 (CIN1)	IN	K01	C1	Klawiatura Kolumna 1
15	IN	K02 (CIN2)	IN	K02 (CIN2)	SLOW_SW	Wejscie odczytu wypr. 8 AV1 Scart
16	IN	K03 (CIN3)	IN	K03 (CIN3)	FAULT	Wejscie statusu stanu blad
17	OD	R60 (20mA OD)	OUT	R60	BI	Wyjscie regulacji tunera Pasma I
18	OD	R61 (20mA OD)	OUT	R61	BIII	Wyjscie regulacji tunera Pasma III
19	OD	R62 (20mA OD)	OUT	R62	BU	Wyjscie regulacji tunera Pasma U
20	OD	R63 (20mA OD)	OUT	R63	STANDBY	Wyjscie regulacji stanu gotowosci
21	SYS	Vss		Vss	VSS	Masa
22	SYS	OSD R	OUT	OSD R	RED	Wyjscie sygn. czerwonego OSD
23	OSD	OSD G (RA0)	OUT	OSD G	GREEN	Wyjscie sygn. zielonego OSD
24	OSD	OSD B (RA1)	OUT	OSD B	BLUE	Wyjscie sygn. niebieskiego OSD
25	OSD	OSD Y (BL)	OUT	OSD (BL)	OSD_FB	Wyjscie szybkiego wygaszania OSD
26	IN	HD (KC0)	IN	HD	H_SYN	Wejscie synchro poz (H)
27	IN	VD (KC1)	IN	VD	V_SYN	Wejscie synchro pion (V)
28	SYS	OSC1		OSC1	OSC1	Generator OSD
29	SYS	OSC2		OSC2	OSC2	Generator OSD
30	SYS	TEST	IN	TEST	TEST	Wejscie testowe (zawsze w 0 logicznym)
31	SYS	XIN	IN	XIN	XIN	Generator mikroproc. (6MHz)
32	SYS	XOUT	OUT	XOUT	XOUT	Generator mikroproc. (6MHz)
33	SYS	RESET	IN	RESET	RESET	Wejscie resetujace (czynne w stanie niskim)
34	SYS	HOLD (KE0)	IN	HOLD	HOLD	Wejscie zadania podtrzymania / puszczenia
35	OD	R80 (INT2)	IN	R80 (INT2)	IR_PPM	Wejscie zdalnego sterowania PPM
36	OD	R81 (T2)	I/O	R81	SDA_E	Dane szyny IIC dla EEPROMu
37	OD	R82 (INT1)	IN	R82 (INT1)	POWER_INT	Wejscie wykrycia przerwy zasilania
38	OD	R83 (T1)	IN	R83	OSD_W	Wejscie detekc. synchro pion dla zapisu OSD
39	OD	R90 (SI)	OUT	R90	SCL_E	Zegar szyny IIC dla EEPROMu
40	OD	R91 (SO)	I/O	R91	SDA	Dane szyny IIC
41	OD	R92 (SCK)	OUT	R92	SCL	Zegar szyny IIC
42	SYS	Vdd		Vdd	VDD	Wejscie zasilania +5V

	Strona 5/9	Data	1116/09/99
		Wydanie	SSD1
		Opracował	CHIASY

2.6.3.0 OPIS WYPROWADZEN MIKROPROCESORA

WYPROWADZENIE 1 : VT (VOLTAGE TUNING- NAPIECIE STROJENIA)

14-bitowe wyjście PWM (z modulacją szerokości impulsu) do podawania impulsów przełączających do wytwarzania napięcia strojenia tunera. Ciąg generowanych impulsów służy do przełączenia tranzystora z kolektorem podciągany do +33 V. Wyjście kolektorowe przechodzi następnie przez szereg filtrów dolnoprzepustowych, aby wytworzyć pożądane napięcie VT dla tunera.

WYPROWADZENIE 2 : BURST

Wyjściowy sygnał przeciwsobny dla bloku zasilania.

WYPROWADZENIE 3 : NORM SW (NORM SWITCH- PRZELACZNIK STANDARDU)

Wyjściowy sygnał przeciwsobny do przełączania bloku p.cz. (IF) przy wyborze różnych standardów.

(A) BG / DKK'

- Do przełączania pulapki p. cz. (32.4 MHz)
- BG= „Wl=On”, t.zn. logiczny stan wysoki (Hi)
- DKK'= „Wyl=Off”, t. zn. logiczny stan niski (Lo)

(B)BG /LL'

- Do przełączenia między SIF: L(32.4 MHz), L' (40.4 MHz)
- Do przełączenia pulapki p.cz. (40.4 MHz)
- L Norm= „Wl=On”, t. zn. logiczny stan wysoki (Hi)
- L' Norm= „Wyl=Off”, t. zn. logiczny stan niski (Lo)

WYPROWADZENIE 4 : LED DRIVER =UKŁAD STEROWANIA DEL

Wyjściowy sygnał przeciwsobny do regulacji wl/wyl tranzystora sterującego wskaźnikiem DEL.

WYPROWADZENIE 5 : WC (WRITE CONTROL- REGULACJA ZAPISU)

Wyjściowy sygnał przeciwsobny do regulacji zezwolenia zapisu EEPROMu (IR02- ST24W02/04).

WYPROWADZENIE 6 : MUTE- SZYBKIE WYCISZANIE

Wyjściowy sygnał przeciwsobny dla włączenia funkcji szybkiego wyciszania wzmacniacza fonii.

WYPROWADZENIE 7 : SOUND SW (PRZELACZANIE DZWIEKU)

Wyjściowy sygnał przeciwsobny do regulacji wyboru fonii w bloku p.cz.

(A)BG / I / LL'

-Do przełączenia fonii między BG i I

(B)BG / DKK'

-Do przełączenia fonii między BG i DKK'

(C)DK / I

-Do przełączenia fonii między DK i I

BG / I / LL'	BG	I	DKK'	L	L'
Norm_Sw (Wypr. 3)	1	1	1	1	0
Sound_Sw (Wypr. 7)	1	0	0	0	0

BG / DKK'	BG	I	DKK'	L	L'
Norm_Sw (Wypr. 3)	1	0	0	0	0
Sound_Sw (Wypr. 7)	1	0	0	0	0

I	BG	I	DKK'	L	L'
Norm_Sw (Wypr. 3)	0	0	0	0	0
Sound_Sw (Wypr. 7)	0	0	0	0	0

DK / I	BG	I	DKK'	L	L'
Norm_Sw (Wypr. 3)	0	0	0	0	0
Sound_Sw (Wypr. 7)	1	0	1	0	0

WYPROWADZENIE 8 : LOGIC CTRL (LOGIC CONTROL- REGULACJA LOGICZNA)

Wyjściowy sygnał przeciwsobny, skonfigurowany jako wyprowadzenie PWM (z modulacją szerokości impulsu) dla generowania 4-poziomowego wyjścia regulacji logicznej układu STV8225 w bloku p.cz. Mając 4 różne stosunki impulsu do okresu, można uzyskać 4 różne poziomy prądu stałego.

WYPROWADZENIA 9 / 10 / 11 / 12 : R0 / R1 / R2 / R3

Wyprowadzenia sterujące lokalną klawiaturą - Wiersze 0 do 3 wybierają sygnał wyjściowy (wyjście z otwartym drenem).

WYPROWADZENIA 13 / 14 : C0 / C1

Wyprowadzenia sterujące lokalną klawiaturą - Kolumny 0 / 1 sygnału wejściowego.

	Strona 7/9	Data	1116/09/99
		Wydanie	SSD1
		Opracował	CHIASY

WYPROWADZENIE 15 : SLOW SW - POWOLNY PRZELACZNIK

Sygnal wejsciowy ADC (przetwornika A/C) dla wykrycia obecności sygnału powolnego przełączania (AV1, wyprowadzenie 8) lączówki SCART (eurozłącze).

WYPROWADZENIE 16 : FAULT - BŁĄD

Sygnal wejsciowy przetwornika A/C do wykrywania stanu błąd w bloku odchyłania.

WYPROWADZENIE 17 : BI

Sygnal wyjsciowy z otwartym drenem do przełączania przy regulacji tunera na Pasma I.

WYPROWADZENIE 18 : BIII

Sygnal wyjsciowy z otwartym drenem do przełączania przy regulacji tunera na Pasma III.

WYPROWADZENIE 19 : BU

Sygnal wyjsciowy z otwartym drenem do przełączania przy regulacji tunera na Pasma I.

WYPROWADZENIE 20 : STANDBY-GOTOWOSC

Sygnal wyjsciowy z otwartym drenem do przełączania dla włączenia lub wyłączenia gotowości (Standby) chassis.

WYPROWADZENIE 21 : VSS

Wyprowadzenie masy zasilacza.

WYPROWADZENIE 22 / 23 / 24 / 25 : R / G / B / OSD BLK

Sygnal wyjsciowy w układzie przeciwsobnym dla bezpośredniego wyświetlania na ekranie (OSD) sygnałów czerwonego, zielonego i niebieskiego oraz dla szybkiego wygaszania. Są to sygnały czynne w stanie wysokim i dołączone do przełączającego układu scalonego, a następnie do jednostrukturalnego mikroprocesora wizyjnego (TDA 884X) chassis.

WYPROWADZENIE 26 : H (HORIZONTAL - POZIOMY)

Wejście synchroniczne sygnału poziomego dla funkcji OSD.

WYPROWADZENIE 27 : V (VERTICAL - PIONOWY)

Wejście synchroniczne sygnału pionowego dla funkcji OSD.

	Strona 8/9	Data	1116/09/99
		Wydanie	SSD1
		Opracował	CHIASY

WYPROWADZENIE 28 / 29 : OSC1 / OSC2

Wyrowadzenia dolaczenia generatora dla funkcji OSD.

WYPROWADZENIE 30 : TEST

Wyrowadzenie testowe dla mikroprocesora, dolaczone do stanu niskiego.

WYPROWADZENIE 31 / 32 : XIN / XOUT

Wyrowadzenia generatora MCU (mikrokontrolera) do generatora zegara systemu. Rezonator 6 MHz zostal zastosowany do podawania taktowania czasowego systemu dla mikrokontrolera i wszystkich jego wewnetrznych wymagan zegara.

WYPROWADZENIE 33 : RESET

Wejsciuowy sygnal resetujacy/zerujacy (czynny w stanie niskim) dla wlasciwego zainicjowania mikrokontrolera przy wlaczaniu zasilania przemienne.

WYPROWADZENIE 34 : HOLD

Wejsciuowy sygnal hold (podtrzymaj), winien byc w stanie 'wysokim' dla wlasciwej pracy mikrokontrolera.

WYPROWADZENIE 35 : IR (INFRA RED- PODCZERWIEN)

Wejsciuowy sygnal przerwania dla dekodowania sygnalu regulacji podczerwieni otrzymanego z odbiornika zdalnego sterowania.

WYPROWADZENIE 36 / 39 : SDAE / SCLE

Wyrowadzenia danych szeregowych I²C i zegara wylacznie dla EEPROMu (tymczasowe).

WYPROWADZENIE 37 : PI (POWER INTERRUPT - PRZERWANIE MOCY)

Wejsciuowy sygnal przerwania dla wczesnego wykrycia wyłączenia zasilania przemienne tak, aby ulatwic odpowiednie zapamietanie ostatnich danych regulacji w EEPROMie (IR02).

WYPROWADZENIE 38 : OSD W (OSD WRITE - ZAPIS OSD)

Wyrowadzenie wejsciuowe do dolaczenia do wyrowadzenia synchronicznego pionowego (wyrowadzenie 27) celem wlasciwego dzialania zapisu OSD.

	Strona 9/9	Data	1116/09/99
		Wydanie	SSD1
		Opracował	CHIASY

WYPROWADZENIE 40 / 41 : SDA / SCL

Wyprowadzenia danych szeregowych I²C i zegara do komunikacji i przesyłania danych do wszystkich innych przyrządów na chassis sterowanych szyną I²C, np. do jednostrukturalnego procesora wizji TDA88X, jednostrukturalnego dekodera teletekstu STV5348 i układu pamięci EEPROM ST24W02.

WYPROWADZENIE 42 : VDD

Wyprowadzenie zasilania +5 V dla mikroprocesora.

2.6.4.0 SPECYFIKACJA ELEKTRYCZNA

Graniczne wartości dopuszczalne (VSS = 0V)

Parametr	Symbol	Wartość	Jednostka
Napięcie zasilania	VDD	-0.3 do 7	V
Napięcie wejściowe	VIN	-0.3 do VDD + 0.3	V
Napięcie wyjściowe (z wyjątkiem wyprow. radiatora OD, ale łącznie z portem R7)	VOUT	-0.3 do VDD + 0.3	V
Moc wydzielana	PD	600	mW
Temperatura przechowywania	Tstg	-55 do 125	stopni C
Temperatura pracy	Topr	-30 do 70	stopni C

Zalecane warunki pracy (VSS = 0V)

Parametr	Symbol	Wyprowadzenie	Min	Max	Jednostka
Napięcie zasilania	VDD		4.5	6	V
Napięcie wejściowe w stanie wysokim, VDD > 4.5 V	VIH1	za wyjątkiem wejścia histerezy	VDD x 0.7	VDD	V
Napięcie wejściowe w stanie wysokim, VDD > 4.5 V	VIH2	wejście histerezy	VDD x 0.75	VDD	V
Napięcie wejściowe w stanie niskim, VDD > 4.5 V	VIL1	za wyjątkiem wejścia histerezy	0	VDD x 0.3	V
Napięcie wejściowe w stanie niskim, VDD > 4.5 V	VIL2	wejście histerezy	0	VDD x 0.25	V
Częstotliwość zegara	fc	XIN, XOUT	0.4	6.0	MHz
Częstotliwość zegara	fOSD	OSC1, OSC2	-	8.0	MHz